

## Уважаемая 45 группа у вас закончился предмет

### «Электротехника»

### Прошу сдать дифференцированный зачет (и долги тоже)

Учебник:

Основы электротехники (Кузнецов М.И.) [rateli.ru](http://rateli.ru)

Учебники | Электротехника Таблица 1.1 [booksite.ru>fulltext/sindeev/text.pdf](http://booksite.ru/fulltext/sindeev/text.pdf)

1. Прочитать и записать конспект.
2. Сделать задание и результат прислать на электронную почту

#### Тема 2.6. Логические элементы и логические операции

##### Диодно-транзисторная логика (ДТЛ)

Диодно-транзисторная логика (ДТЛ) — технология построения цифровых схем на основе биполярных транзисторов, диодов и резисторов. Своё название технология получила благодаря реализации логических функций (например, 2И) с помощью диодных цепей, а усиления и инверсии сигнала — с помощью транзистора. Схема базового элемента диодно-транзисторной логики (ДТЛ) приведена на рис. 3.11.

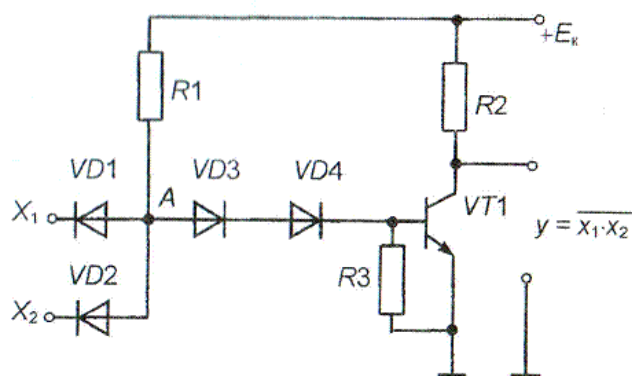


Рис. 3.11

В схеме ДТЛ можно выделить две последовательно включенные функциональные части: в первой — входные сигналы  $X_1$  и  $X_2$  подаются на диодный элемент (диоды  $VD_1$  и  $VD_2$  и резистор  $R_1$ ), выполняющий операцию И; вторая часть, выполненная на транзисторе  $VT_1$ , представляет собой инвертор. Таким образом, в схеме отдельно выполняются логические операции И и НЕ и, следовательно, она реализует логическую операцию

2И-НЕ (число 2 означает количество входов ЛЭ).

Диоды смещения  $VD_3$  и  $VD_4$  выполняют роль элемента связи между двумя частями схемы и повышают помехоустойчивость схемы.

Если на один из входов  $X_1$  и  $X_2$  подан сигнал  $U_{вх}^0 \approx 0$ , то один из диодов открыт и в схеме течет ток источника  $E_k$  через резистор  $R_1$  и открытый диод. При этом в точке А установится потенциал  $U^* \approx 0,7$  В, недостаточный для отпириания двух последовательно включенных диодов  $VD_3$  и  $VD_4$  и ЭП транзистора. В результате транзистор  $VT_1$  будет закрыт и на выходе схемы установится напряжение  $U_{вых}^1 \approx E_k$ , соответствующее логической единице. Такое состояние схемы будет до тех пор, пока на оба входа  $X_1$  и  $X_2$  не будет подан высокий уровень сигнала  $U_{вх}^1$  (логическая единица). В этом случае диоды  $VD_1$  и  $VD_2$  закрываются, потенциал точки А увеличивается и становится достаточным для открывания диодов  $VD_3$  и  $VD_4$  и в цепи течет ток от источника  $E_k$  через резистор  $R_1$ , диоды  $VD_3$  и  $VD_4$  в базу транзистора  $VT_1$ . В результате транзистор  $VT_1$  открывается и на выходе схемы устанавливается низкий уровень напряжения  $U_{вых}^0 = U_{ост} \approx 0,1$  В (логический ноль), следовательно, в схеме ДТЛ выполняется операция И-НЕ. Резистор  $R_3$  служит в данной схеме для того, чтобы создать цепь рассасывания накопленного в базе транзистора  $VT_1$  заряда (при переключении  $VT_1$  из открытого состояния в закрытое). В некоторых случаях резистор

$R_3$  соединяется не с землей, а с источником отрицательного напряжения  $E \approx -2$  В, для того чтобы обеспечить более быстрое рассасывание базового заряда и уменьшить время задержки сигнала.

Логические элементы ДТЛ обладают высоким быстродействием и большим логическим перепадом  $U_{л} = U_{\text{вых}}^1 - U_{\text{вых}}^0 = E - U_{\text{ост}} = E_{к}$ . Отсутствие конденсаторов и высокоомных резисторов делает схемы ДТЛ удобными в микроэлектронном исполнении. Чаще всего они реализуются в виде гибридных ИС. Что касается полупроводниковых ИС, то схема ДТЛ обладает существенным недостатком — большое количество диодов, а каждый диод — это транзистор в диодном включении. Каждый такой транзистор нуждается в изолирующем кармане и поэтому площадь, занимаемая схемой на подложке, оказывается очень большой. Отсюда появилась идея заменить совокупность логических диодов (VD1 и VD2) и диодов VD3 и VD4 одним многоэмиттерным транзистором, выполненным в одном изолирующем кармане. Таким образом был осуществлен переход к одному из самых распространенных семейств логических ИС — схемам транзисторно-транзисторной логики (ТТЛ).

**Транзисторно-транзисторная логика (ТТЛ, TTL)** — разновидность цифровых логических микросхем, построенных на основе биполярных транзисторов и резисторов.

Название *транзисторно-транзисторный* возникло из-за того, что транзисторы используются как для выполнения логических функций (например, **И**, **ИЛИ**), так и для усиления выходного сигнала (в отличие от резисторно-транзисторной и диодно-транзисторной логики).

Простейший базовый элемент ТТЛ выполняет логическую операцию **И-НЕ**, в принципе повторяет структуру ДТЛ микросхем и в то же время за счёт использования многоэмиттерного транзистора, объединяет свойства диода и транзисторного усилителя, что позволяет увеличить быстродействие, снизить потребляемую мощность и усовершенствовать технологию изготовления микросхемы.

ТТЛ получила широкое распространение в компьютерах, электронных музыкальных инструментах, а также в контрольно-измерительной аппаратуре и автоматике (КИПиА). Благодаря широкому распространению ТТЛ входные и выходные цепи электронного оборудования часто выполняются совместимыми по электрическим характеристикам с ТТЛ. Максимальное напряжение в схемах с ТТЛ может достигать 24 В, однако, это приводит к большому уровню паразитного сигнала. Достаточно малый уровень паразитного сигнала при сохранении достаточной эффективности достигается при напряжении 5 В, поэтому данная цифра и вошла в технический регламент ТТЛ.

### Принцип работы ТТЛ с простым инвертором:

Биполярные транзисторы могут работать в режимах: отсечки, насыщения, нормально активный, инверсно активный. В инверсно активном режиме эмиттерный переход закрыт, а коллекторный переход открыт. В инверсном активном режиме коэффициент усиления транзистора по току значительно меньше, чем в нормальном режиме, из-за несимметричности конструктивного исполнения переходов база-коллектор и база-эмиттер, в частности, из-за разницы в их площадях и степени легирования коллекторного и эмиттерного слоёв полупроводника.

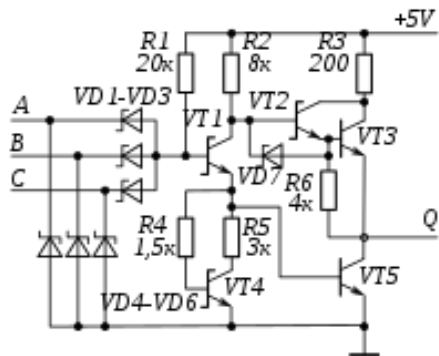
При нулевом потенциале на любом эмиттере многоэмиттерного транзистора VT1 он работает в нормальном режиме насыщения, так как в базу втекает ток резистора R1, поэтому потенциал коллектора VT1 и базы VT2 близок к нулю ( $V_{б31} = (A|B=0) + 0,7$ В  $\neq V_{бк1} + V_{б32}$ , описано в [этой](#) статье на английском языке), что переводит VT2 в режим отсечки, поэтому на коллекторе VT2 потенциал близок к потенциалу источника питания  $V_{cc}$ , — на выходе элемента логическая 1. В этом состоянии изменение потенциала другого эмиттера не изменяет состояние элемента. Через эмиттер (вход), присоединённый к «земле» на землю вытекает ток  $I = (V_{cc} - 0,7)/R1$ , 0,7 В — падение напряжения на прямосмещённом эмиттерном переходе VT1.

Если отключить все эмиттеры, или подать на них напряжения логической 1 (более 2,4 В), то через прямосмещённый коллекторный переход VT1 в базу VT2 будет втекать ток резистора R1,  $I = (V_{cc} - 1,4)/R1$ , 1,4 В — сумма падений напряжений на прямосмещённом эмиттерном переходе VT2 и прямосмещённом коллекторном переходе VT1, при этом VT2 переходит в состояние насыщения, его коллекторный потенциал становится близок к нулю (логический 0).

Таким образом, на выходе будет логический 0 только если все входы имеют состояние логической 1, это соответствует логической функции И-НЕ.

ТТЛ имеет повышенное, по сравнению с ДТЛ-логикой быстродействие, даже если используемые транзисторы имеют равное быстродействие. Это обусловлено тем, что при переходе выхода из состояния логического нуля в логическую 1 транзистор выходит из насыщения, неосновные носители, накопленные в базе VT2 не только самопроизвольно рассасываются, но и стекают в коллектор насыщенного VT1 (как было ранее сказано, его потенциал близок к нулю). Типовая задержка на элемент ранних серий ТТЛ-микросхем около 22 нс.

Некоторые микросхемы в каждой серии ТТЛ изготавливаются без резистора R2, на выход выведен



коллектор VT2, так называемые элементы с «открытым коллектором». Группу таких выходов можно электрически соединить, снабдив единственным внешним резистором, другим концом присоединённом к  $V_{cc}$ , при этом реализуется логическая функция «И» — такое соединение иногда называют «проводным И». На электрических принципиальных схемах в условном обозначении элементов с открытым коллектором используется дополнительный символ.

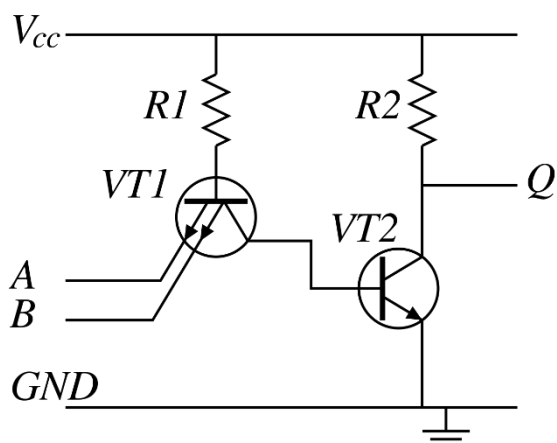
Логический элемент 3И-НЕ в серии микросхем 74LS(K555)

ТТЛ-логика (как и ТТЛШ) является прямым наследником ДТЛ и использует тот же принцип действия. Входной ТТЛ-транзистор (в отличие от обычного) имеет несколько, обычно от 2 до 8, эмиттеров. Эти эмиттеры выполняют роль входных диодов (если сравнивать с ДТЛ). Многоэмиттерный транзистор по сравнению с применявшейся в схемах ДТЛ сборкой из отдельных диодов занимает меньше места на кристалле и обеспечивает более высокое быстродействие. Следует отметить, что в микросхемах ТТЛШ, начиная с серии 74LS, вместо многоэмиттерного транзистора используется сборка диодов Шоттки (серия 74LS) или PNP транзисторы в сочетании с диодами Шоттки (серии 74AS, 74ALS), так что фактически произошёл возврат к ДТЛ. Название ТТЛ заслуженно носят лишь серии 74, 74Н, 74L, 74S, содержащие многоэмиттерный транзистор. Все более поздние серии многоэмиттерного транзистора не содержат, фактически являются ДТЛ и носят название ТТЛШ (ТТЛ Шоттки) лишь «по традиции», будучи развитием именно ДТЛ.

### Транзисторно-транзисторная логика с диодами Шоттки (ТТЛШ)

В ТТЛШ используются диоды Шоттки, в которых барьер Шоттки не позволяет транзистору войти в режим насыщения, в результате чего диффузионная ёмкость мала, и задержки переключения малы, а быстродействие высокое. Такая комбинация (биполярный транзистор-диод Шоттки в цепи база-коллектор) считается отдельным компонентом — транзистором Шоттки — и имеет собственное обозначение на электрических принципиальных схемах.

ТТЛШ-логика отличается от ТТЛ наличием диодов Шоттки в цепях база — коллектор, что исключает насыщение транзистора, а также наличием демпфирующих диодов Шоттки на входах (редко на выходах) для подавления импульсных помех, образующихся из-за отражений в длинных линиях связи (длинной считается линия, время распространения сигнала в которой больше длительности его фронта, для самых быстрых ТТЛШ микросхем линия становится длинной, начиная с длины в несколько сантиметров).



Упрощённая схема элемента 2И-НЕ.

### Транзисторно-транзисторный логический элемент со сложным инвертором

В микросхемах ТТЛ используют сложные инверторы, которые повышают быстродействие и нагрузочную способность элементов. Схема базового (типового) элемента ТТЛ со сложным инвертором содержит три основных каскада (рис. 4.24, а):

1. Входной каскад, реализующий операцию И (транзистор VT1, резистор R1). Ко всем входам МЭТ подключены демпфирующие (антизвонные) диоды, ограничивающие влияние импульсов помех отрицательной полярности.
2. Фазоинверсный каскад (транзистор VT2, резисторы Rк и Rэ), управляющий выходными транзисторами с помощью противофазных изменений напряжений на коллекторе и эмиттере VT2.
3. Выходной двухканальный усилитель (транзисторы VT3, VT4, смещающий диод VD3, резистор R0). Сложный инвертор образуется совместной работой фазоинверсного и выходного каскадов.

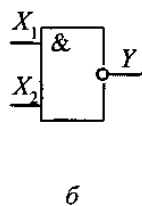
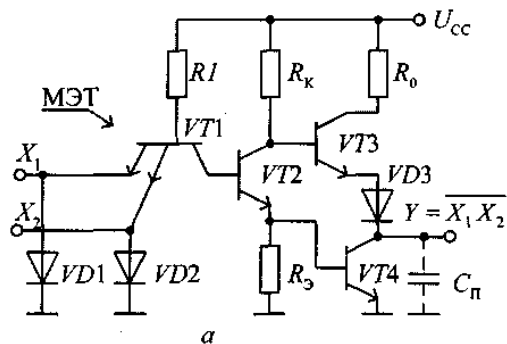


Рисунок 4.24- Элемент ТТЛ со сложным инвертором: а -схема; б -усл. обозначение

**При совпадении на входах элементов высоких уровней** напряжений МЭТ переключается в инверсный режим и своим коллекторным током открывает транзистор VT2. Часть эмиттерного тока транзистора VT2 втекает в базу транзистора VT4 и открывает

его. После быстрого разряда паразитной емкости  $C_{\text{п}}$  через коллектор насыщенного транзистора VT4 на выходе устанавливается низкий уровень напряжения. При этом транзистор VT3 — закрытый, поскольку напряжение, прикладываемое к последовательно включенным переходам базы и диода VD3, недостаточно для его открывания.

**При подаче на один из входов напряжения низкого уровня** МЭТ переключается в режим насыщения, ток его коллектора равен нулю, вследствие чего закрываются транзисторы VT2 и VT4. При этом открытый транзистор VT3 работает в режиме эмиттерного повторителя: на его вход поступает высокий уровень напряжения с коллектора закрытого транзистора VT2, а нагрузкой служит сопротивление закрытого транзистора VT2. Эмиттерный повторитель передает на выход высокое напряжение

$$U_{\text{0н}} = U_{\text{CC}} - 2U^*$$

где  $2U^*$  — прямое падение напряжения на двух последовательно включенных переходах -базы транзистора VT5 и диода VD3.

Повторитель создает в нагрузке ток, в 50-100 раз превышающий его входное значение. Это также обеспечивает быстрый заряд паразитной емкости  $C_{\text{п}}$ .

В процессе переключения имеется кратковременный интервал, когда транзистор VT4 уже открыт, а VT3 — еще не успел закрыться. При этом возникает значительный импульс тока от источника питания на землю (сквозной ток). Для уменьшения амплитуды сквозного тока в коллекторе транзистора VT3 поставлен ограничительный резистор  $R_0 = 100 \dots 200 \text{ Ом}$ .

Рассмотренная схема элемента ТТЛ со сложным инвертором является типовой для ТТЛ серий К131, К133, К155 и др.